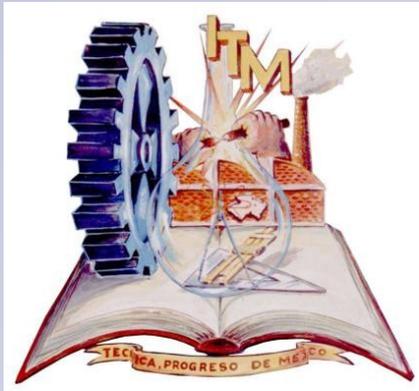
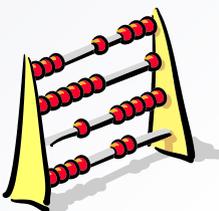


Instituto Tecnológico de Morelia



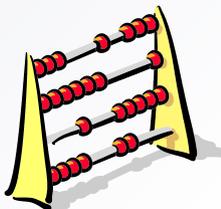
Arquitectura de Computadoras

Unidad 1a



Programa

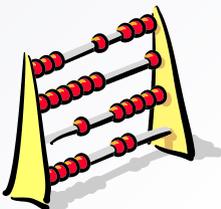
- 1 Modelo de arquitecturas de cómputo.
 - 1.1 Modelos de arquitecturas de cómputo.
 - 1.1.1 Clásicas.
 - 1.1.2 Segmentadas.
 - 1.1.3 De multiprocesamiento.
 - 1.2 Análisis de los componentes.
 - 1.2.1 CPU.
 - 1.2.1.1 Arquitecturas.
 - 1.2.1.2 Tipos.
 - 1.2.1.3 Características.
 - 1.2.1.4 Funcionamiento.



Ordenador o Computadora

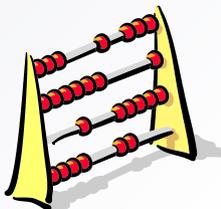
Sistema de calculo de propósito general que incorpora una unidad central de proceso, memoria y dispositivos de entrada y salida.

Del Diccionario de Electrónica e informática Orbis-Marcombo 1986.

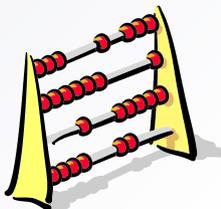
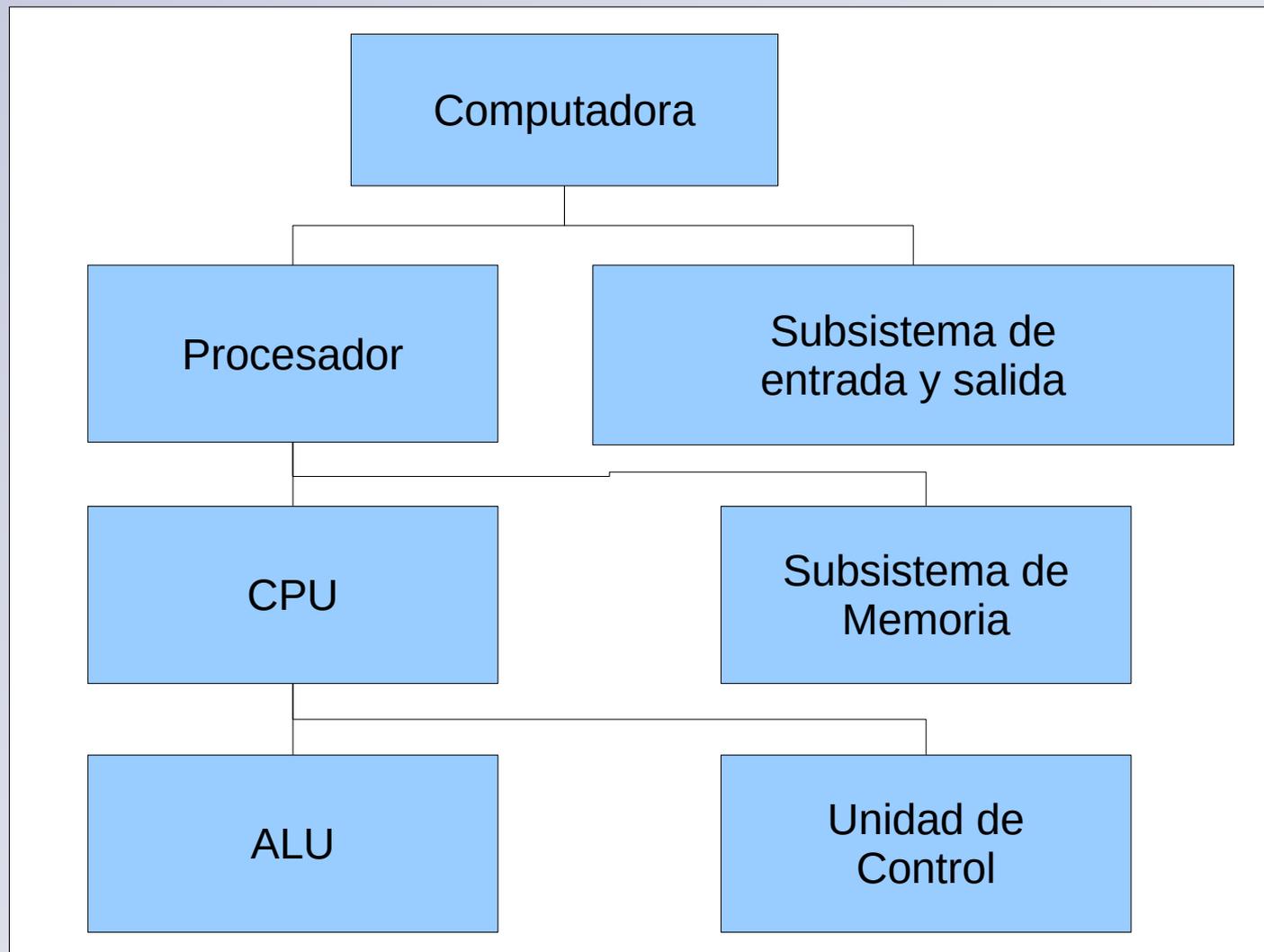


Características

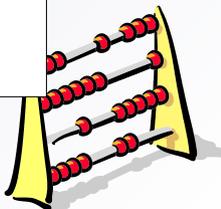
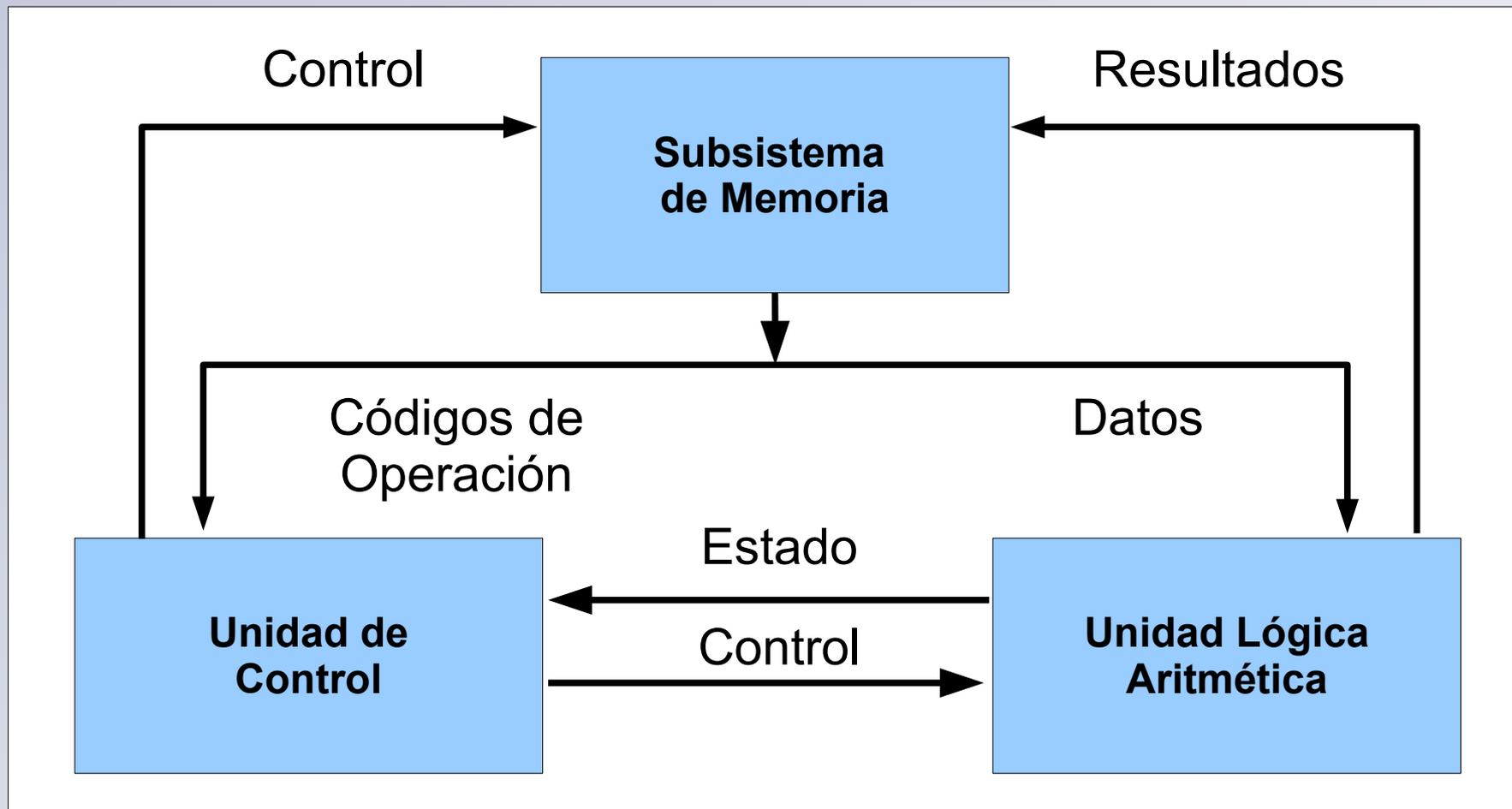
- Habilidad para realizar operaciones aritméticas y lógicas.
- Memoria. Puede retener información por un periodo de tiempo dado.
- Es programable. Efectúa una serie de operaciones en un orden determinado.
- Capacidad de recibir información del mundo exterior y entregar resultados de sus cálculos.



Jerarquía de un Sistema de Computo

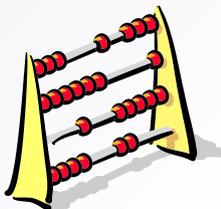


Flujo de información en el CPU



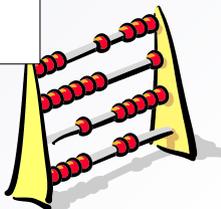
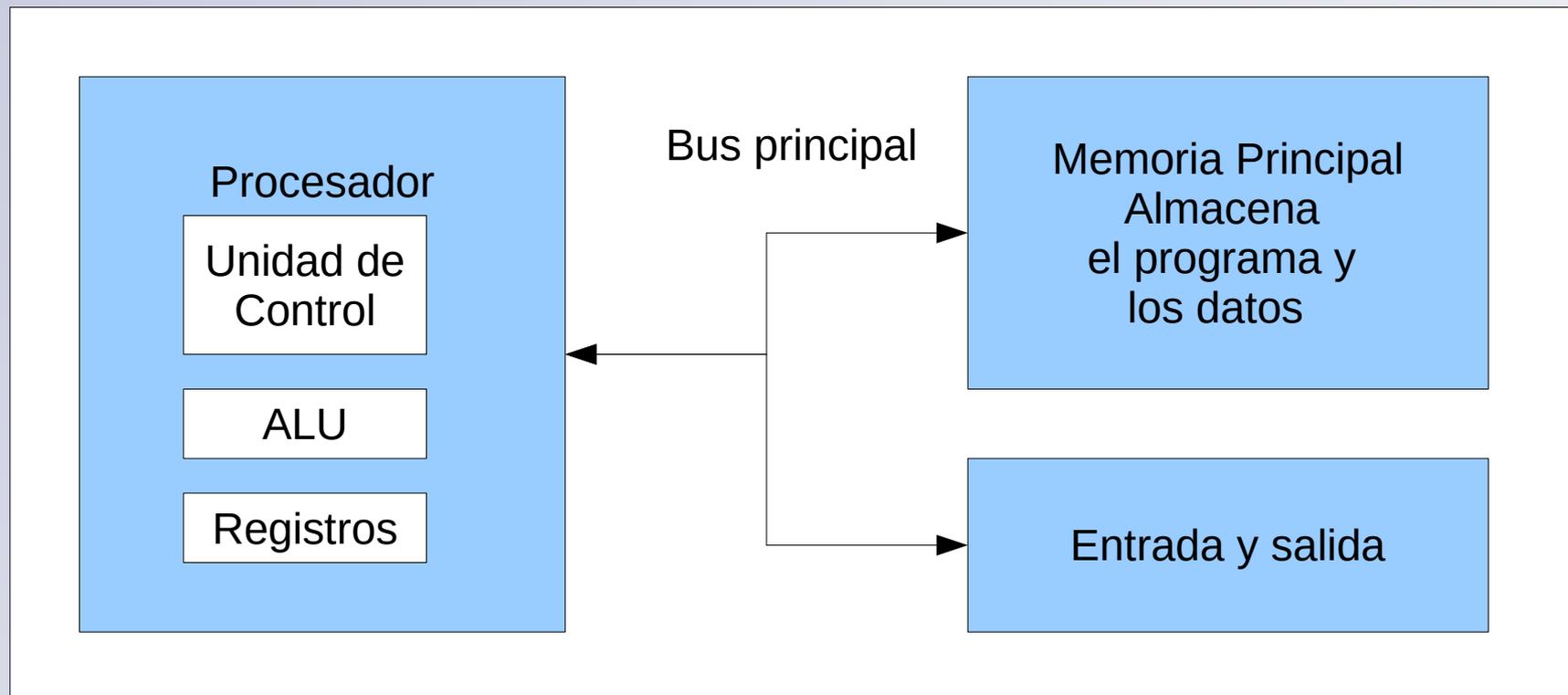
Arquitectura y organización

- **Arquitectura:** Atributos de una computadora que son visibles a un programador, o que tienen impacto en la ejecución lógica de un programa.
- **Organización:** Detalles de hardware transparentes al programador, tales como señales de control, interfases entre el computador y los periféricos y la tecnología de memoria usada.



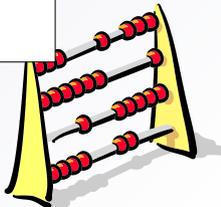
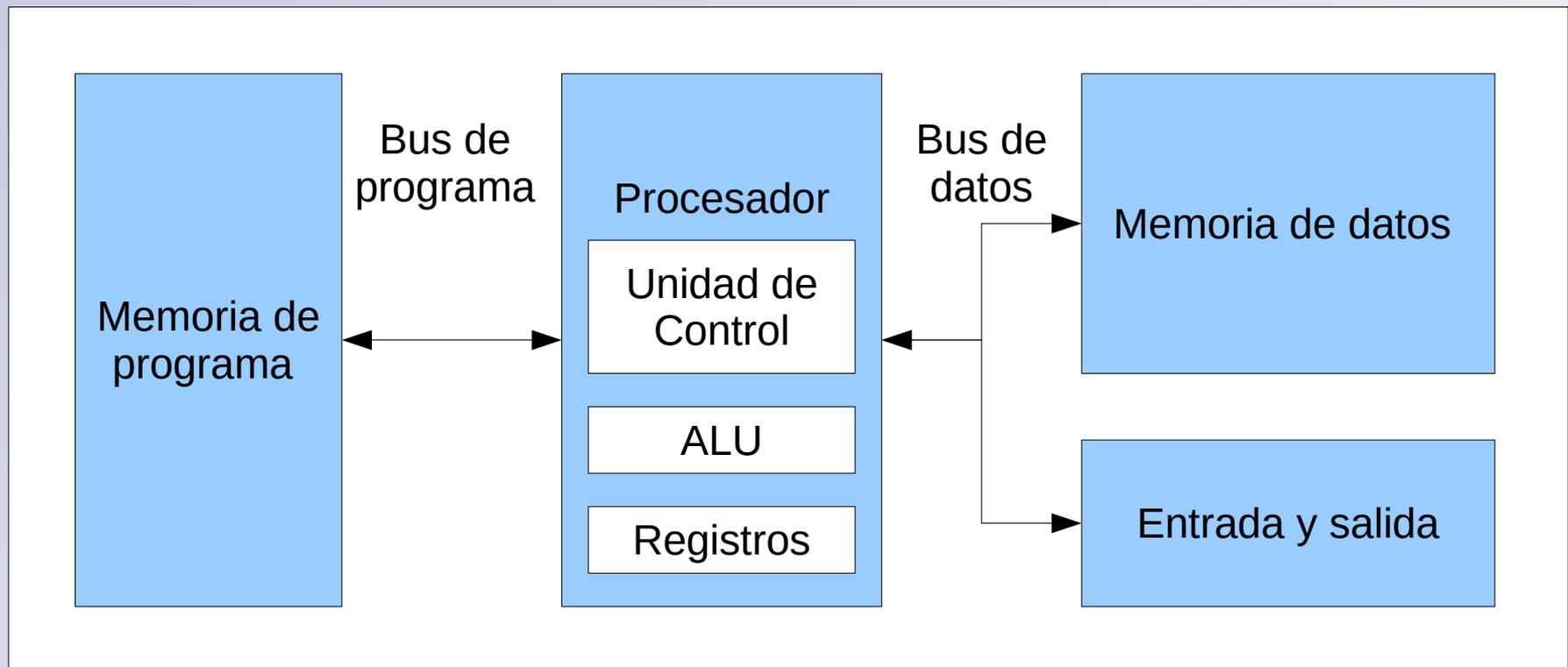
1.1.1 Modelos de arquitectura de computo clásicas

- Arquitectura Mauchly-Eckert (VonNewman)
- Concepto de programa almacenado



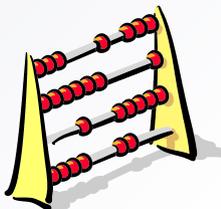
Arquitectura Harvard

- Espacios de memoria de datos y programa separados



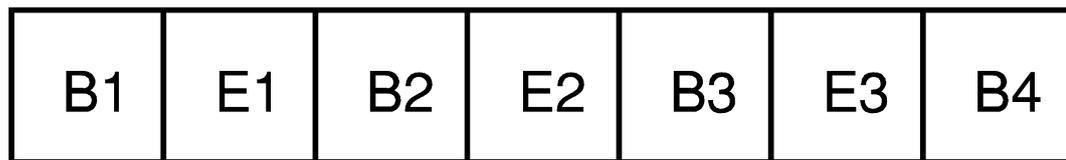
1.1.2 Arquitecturas segmentadas

- Las arquitecturas segmentadas aparecieron a mediados de los años 1960's como una manera de aumentar el rendimiento sin implicar un nivel masivo de paralelismo
- Durante los años 1980's fueron una de las ideas centrales de los procesadores RISC, buscando alcanzar el objetivo de que se ejecutara una instrucción cada ciclo de maquina.
- En Inglés se conocen como “pipelined procesors” o procesadores entubados

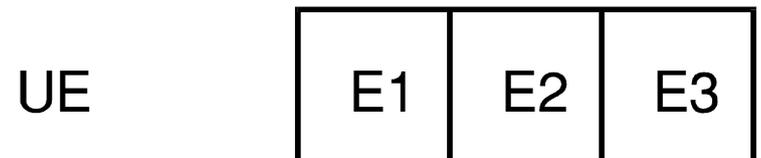
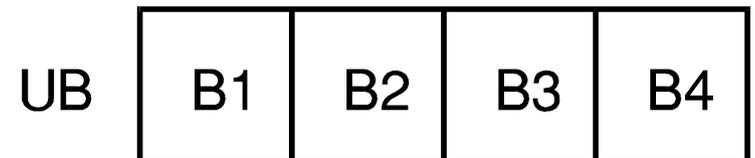


Segmentación o entubamiento

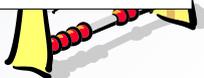
- consiste en dedicar unidades específicas del procesador a cada una de las partes del ciclo de instrucción y ejecutarlas paralelamente
- Mejora dramáticamente el rendimiento debido a que en los procesadores modernos se tienen hasta 14 etapas en el ciclo de instrucción



Procesador sin entubamiento

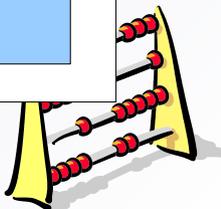
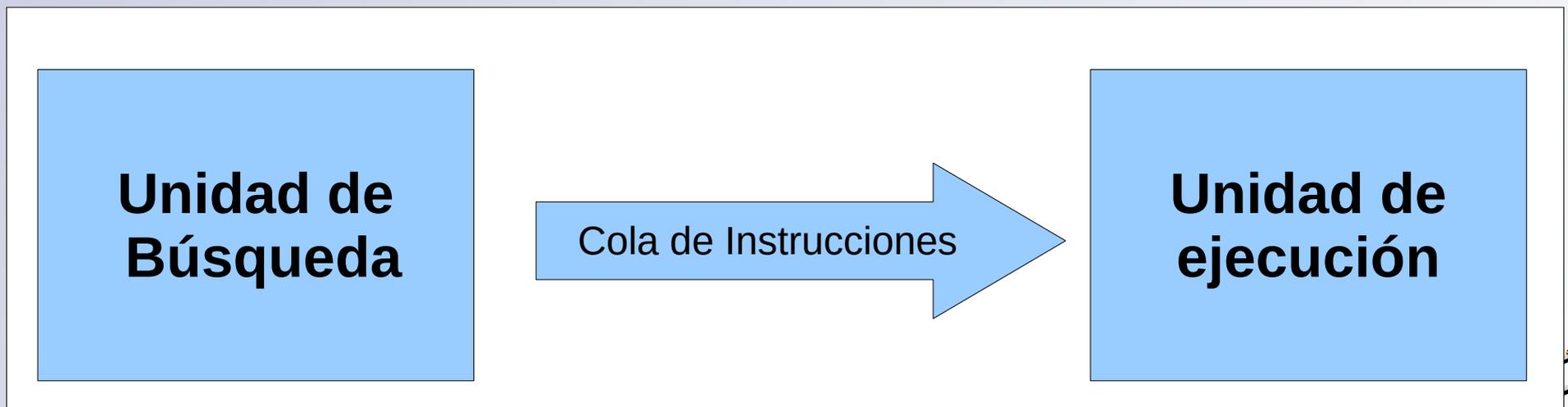


Procesador con entubamiento



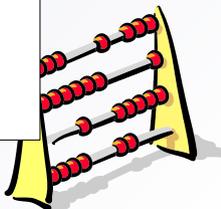
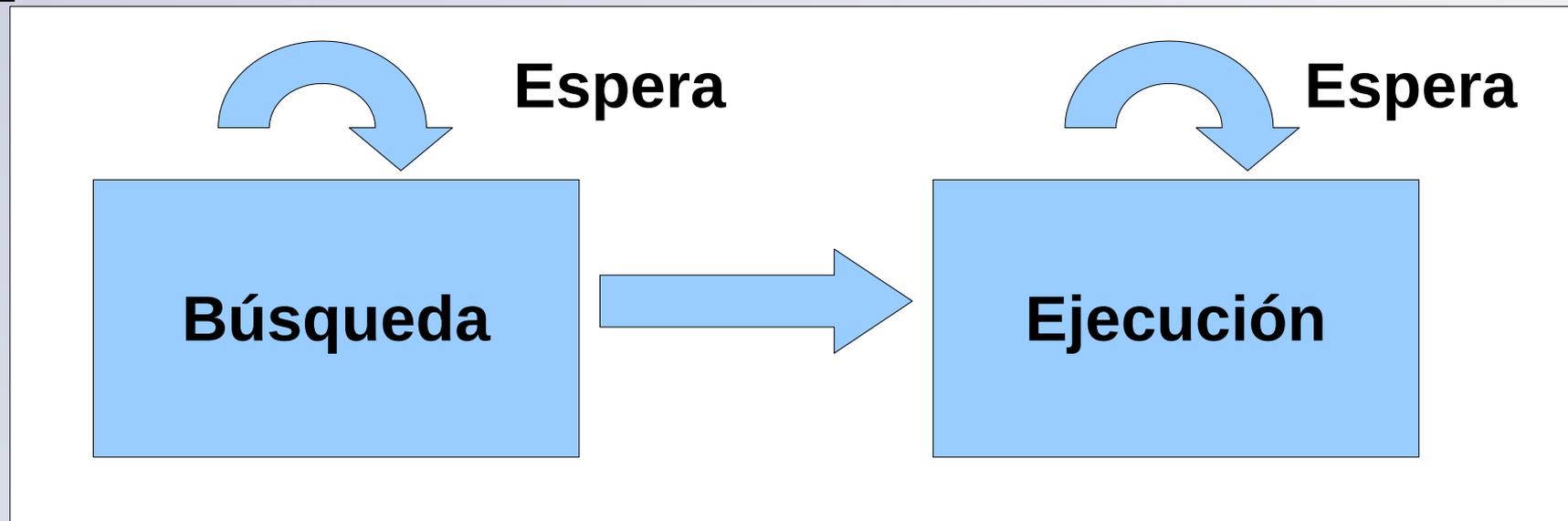
Segmentación del cause

- La unidad de control se subdivide en dos o más unidades funcionales, cada una encargada de llevar a cabo una parte del ciclo de instrucción.
- Se comunican a través de una cola de instrucciones (Pipeline)



Segmentación del cauce(2)

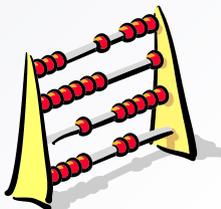
- La mejora en el rendimiento no es proporcional al número de segmentos en el cauce debido a que cada etapa no toma el mismo tiempo en realizarse, además de que se puede presentar competencia por el uso de algunos recursos como la memoria principal



CPU de multiprocesamiento

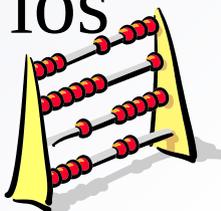
Clasificación de Flynn

- SISO – (Single Instruction, Single Operand)
computadoras de un solo núcleo
- SIMO – (Single Instruction, Multiple Operand)
procesadores vectoriales; extensiones SSE; núcleos de GPU
- MISO – (Multiple Instruction, Single Operand) No implementado
- MIMO – (Multiple Instruction, Multiple Operand)
sistemas SMP, Clusters, GPU



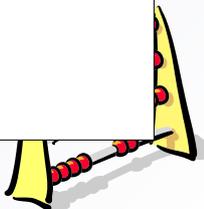
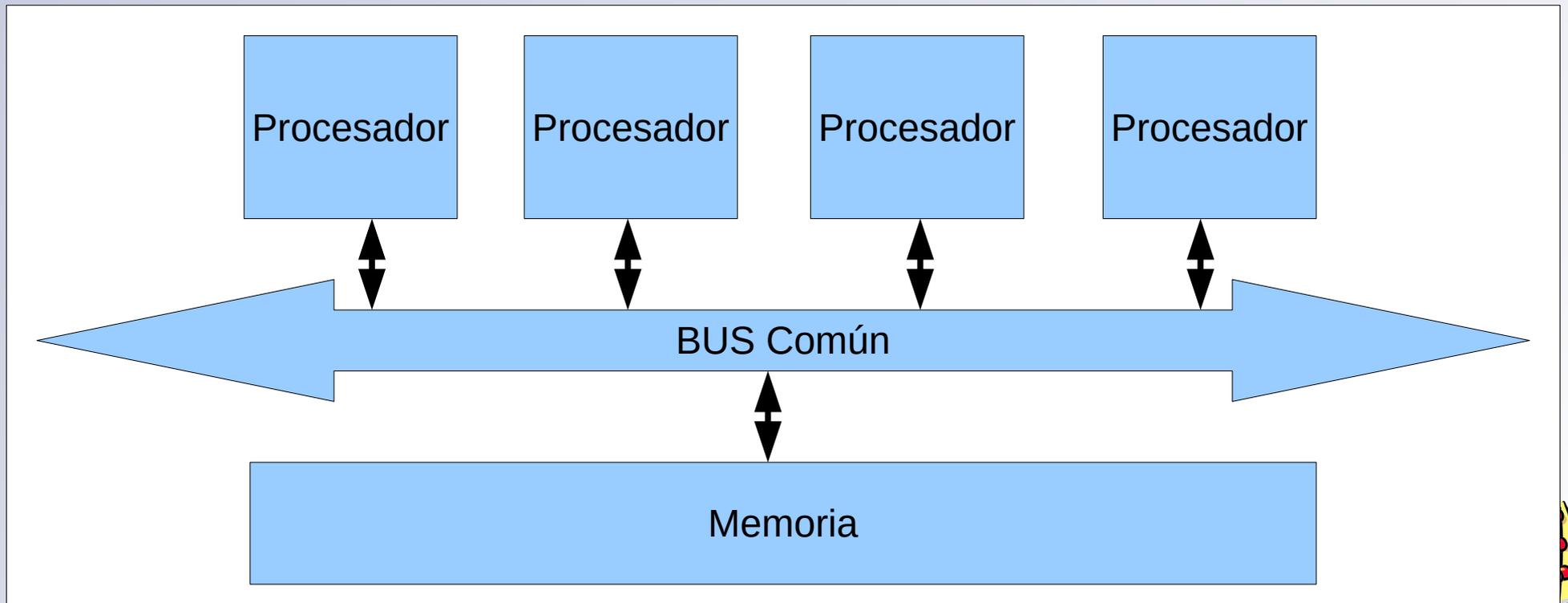
Multiprocesamiento

- Procesadores vectoriales – Son computadoras pensadas para aplicar un mismo algoritmo numérico a una serie de datos matriciales, en especial en la simulación de sistemas físicos complejos
- La mayoría de los procesadores modernos incluye algunas instrucciones de tipo vectorial, tales como las extensiones MMX, SSE
- Procesadores Digitales de Señales (DSP), son procesadores especializados en el procesamiento de señales tales como audio, vídeo, radar, sonar, radio, etc. Cuentan con instrucciones tipo vectorial que los hace muy aptos para dicha aplicación



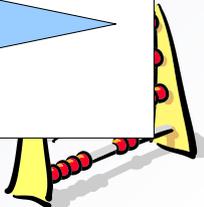
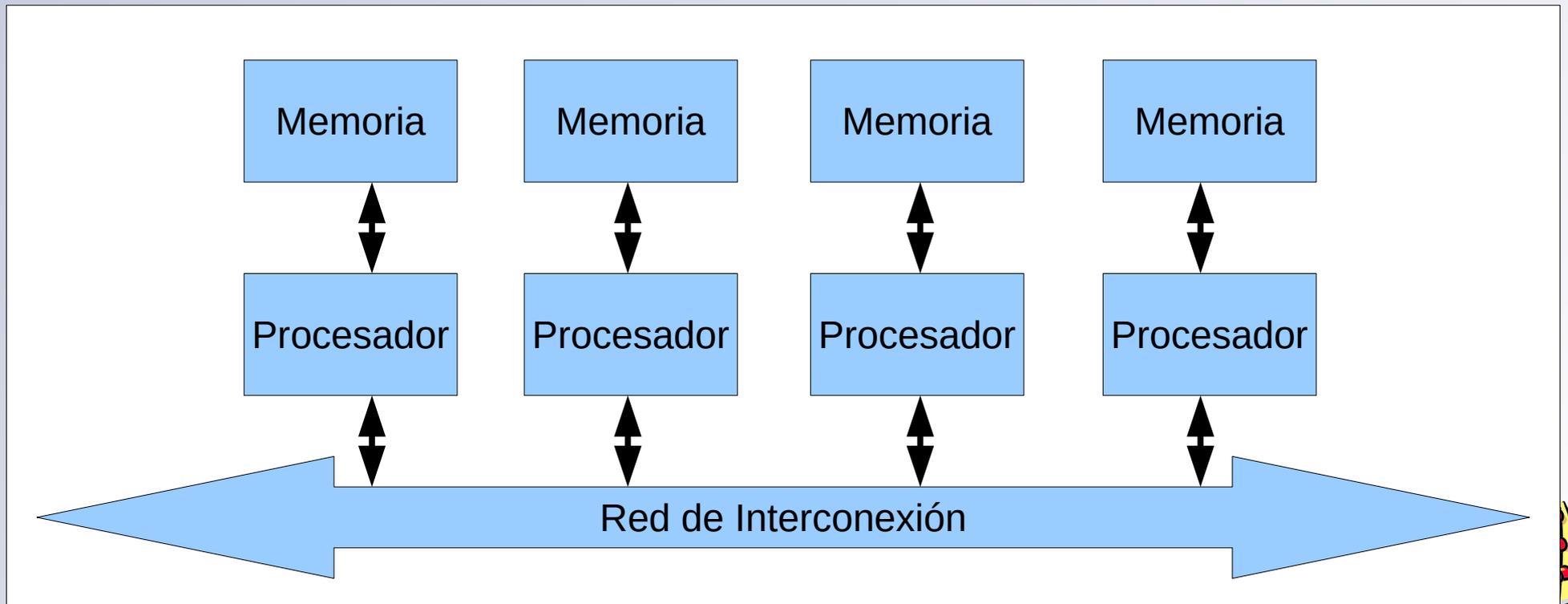
Sistemas SMP

- Sistemas SMP (Simetric Multi Procesesors) – Varios procesadores comparten la misma memoria principal y periféricos de I/O, Normalmente conectados por un bus común



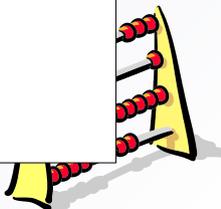
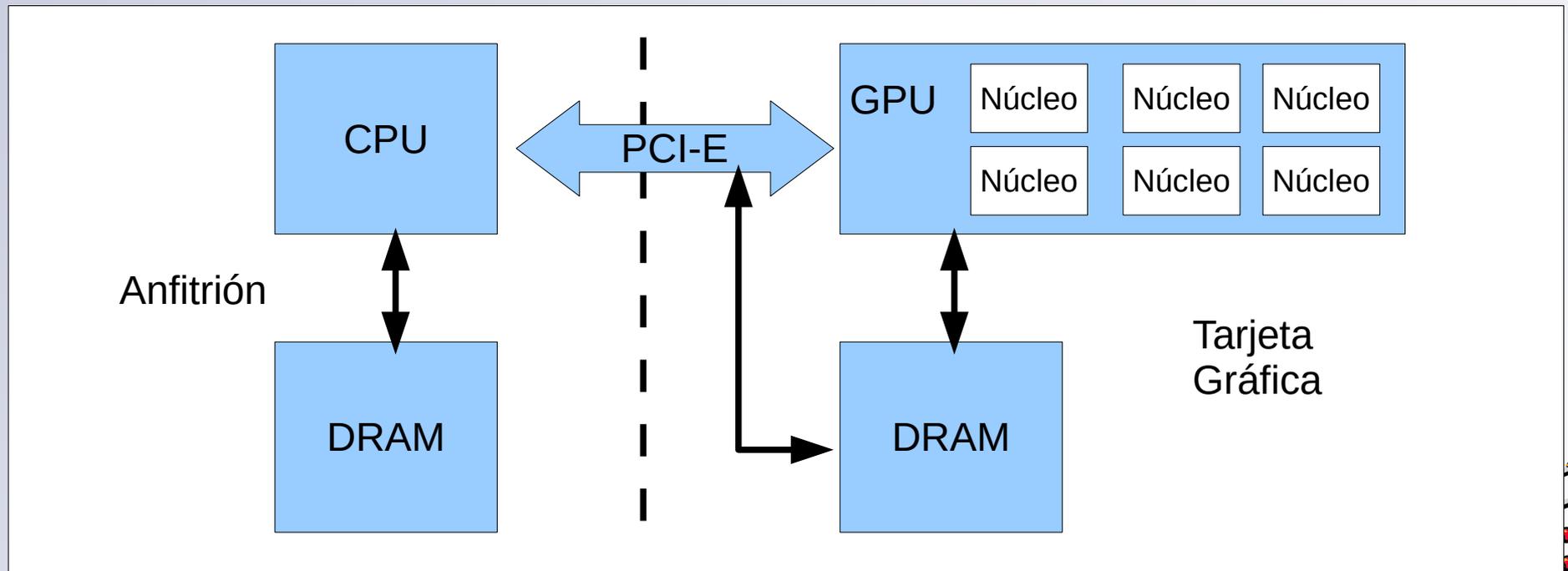
Clusters

- Conjuntos de computadoras independientes conectadas en una red de área local o por un bus de interconexión y que trabajan cooperativamente para resolver un problema



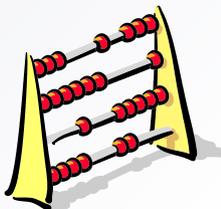
Procesadores Gráficos

- (Graphics Processing Unit GPU) – sistemas diseñados originalmente para el procesamiento de Gráficos, con múltiples procesadores vectoriales sencillos compartiendo la misma memoria



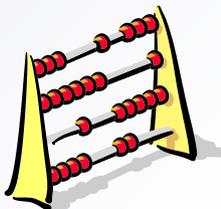
1.2-Análisis de los componentes

- 1.2.1 – CPU 1.2.1.1- arquitecturas
 - CISC (Complex Instruction Set Computers) Tienen un número amplio de instrucciones y modos de direccionamiento. Se implementan instrucciones especiales que realizan funciones complejas. El número de registros del CPU es limitado
 - RISC (Reduced Instruction Set Computers) Solo se cuenta con unas pocas instrucciones y modos de direccionamiento, pero se busca implementarlos de forma muy eficiente y que todas las instrucciones trabajen con todos los modos de direccionamiento. Amplio número de registros en el CPU



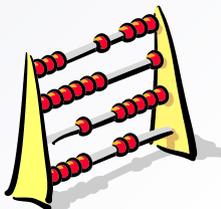
1.2.1.2 Tipos de CPU

- Por tamaño del ALU o del Bus de conexión al exterior (8, 16, 32, 64 bits)
- De cauce segmentado o no segmentado
- CISC o RISC
- Von Newan o Harvard
- Instrucciones enteras y/o de punto flotante

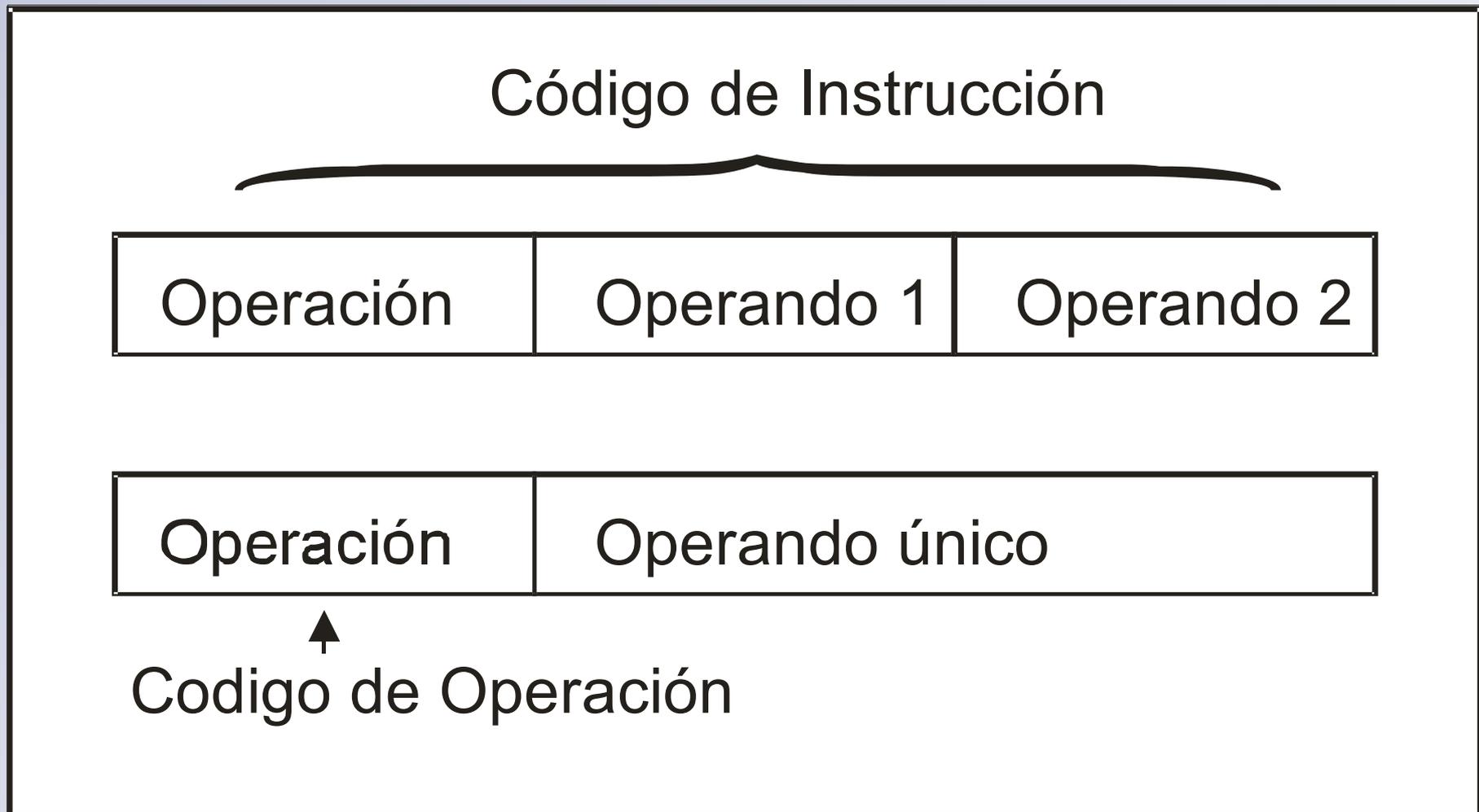


1.2.1.3 Características de los CPU

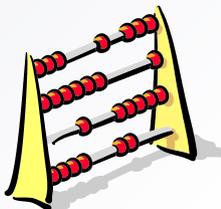
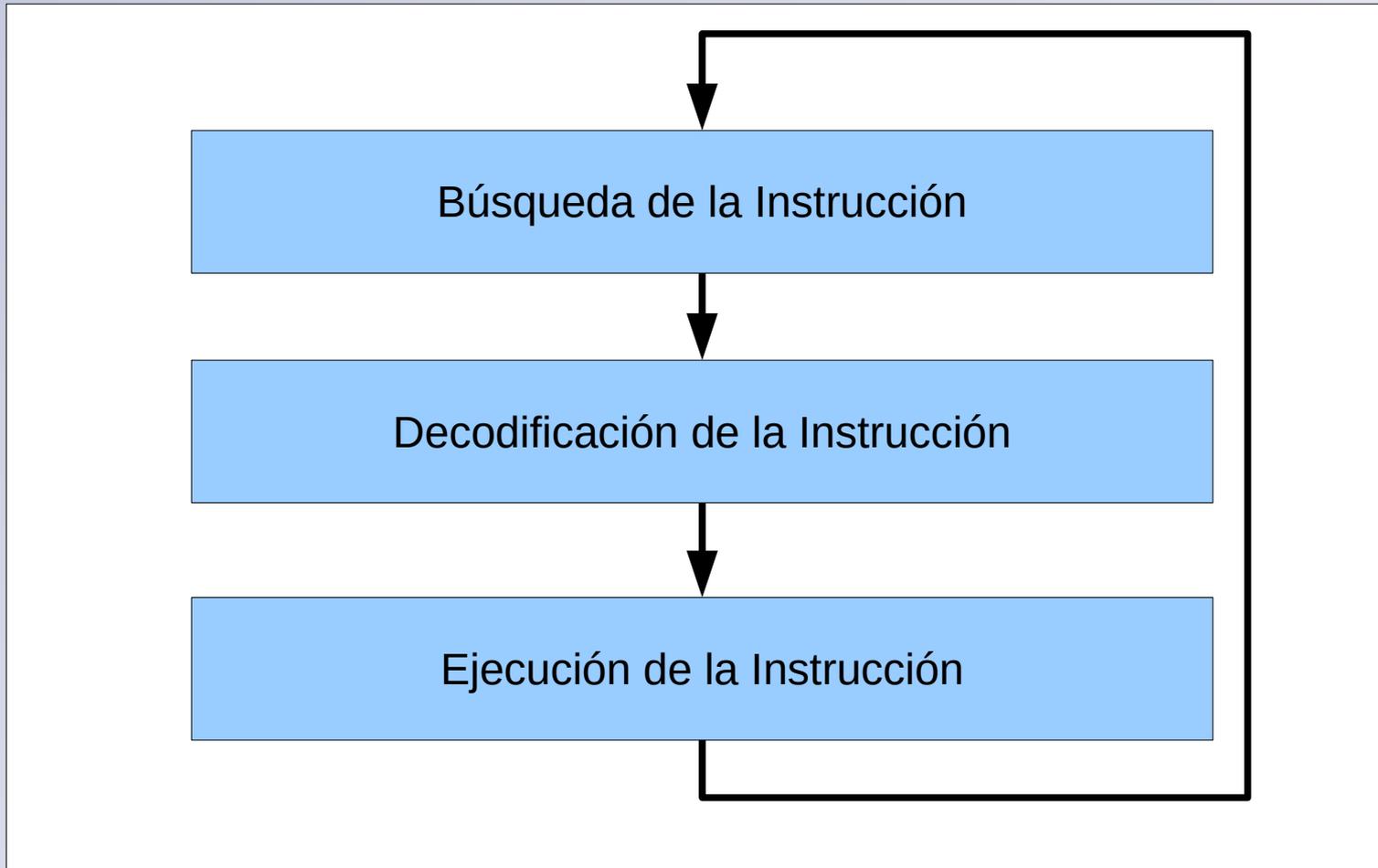
- Modelo del programador (Conjunto de registros que el programador puede utilizar)
- Conjunto de instrucciones
- Modos de direccionamiento
- Ciclo de instrucción
- Buses de interconexión



Codificación de una instrucción



Ciclo de instrucción



Ciclo de instrucción (2)

- Búsqueda de instrucción: En esta etapa se lee el código de la siguiente instrucción a ejecutar
 - PC Contiene la dirección de la instrucción
 - $IR \leftarrow [PC]$ (se lee de memoria el código)
 - $PC \leftarrow PC + 1$ (PC apunta a la siguiente instrucción)
- Decodificación de la instrucción
 - Se separa el contenido de IR en Opcode y Operando
 - Se busca a que instrucción corresponde el Opcode

